Evaluación del Trabajo Práctico Número 7

Arquitectura de Computadoras 03/06/2026

Instrucciones

- La evaluación es **individual** y podrá utilizar todo el material escrito del que disponga.
- La misma consta de **2 ejercicios** en total y la duración será de **60 minutos**.
- En cada ejercicio se indica el tiempo estimado para resolverlo y el puntaje que otorga.
- La evaluación se desarrollará en las hojas provistas por la cátedra a tal fin.
- Las hojas que no respeten el formato indicado por la cátedra no serán tenidas en cuenta.
- No se permitirá intercambiar ni prestar ningún tipo de elemento entre los estudiantes.
- La buena presentación, ortografía y redacción serán tenidas en cuenta en la calificación final.

Ejercicios para resolver

1) **30 Minutos - 50 Puntos (15, 10, 15, 10)** Una jerarquía de memoria de un procesador está compuesta por dos cachés L1 separados (para instrucciones y datos) y por un caché L2 unificado. El caché L1 de instrucciones es de 16 KiB, posee una tasa de fallos del 3 % y un tiempo de acierto de 1 ns. El caché L1 de datos es idéntico, pero con una tasa de fallos del 8 %. El caché L2 es de 64 KiB, posee un tiempo medio de acceso de memoria de 12 ns. La frecuencia de trabajo del procesador es de 2 GHz.
   Luego de aplicar sobre el caché L2 varias técnicas vistas en la asignatura, se pudo reducir a la mitad su tiempo medio de acceso a memoria, sin aumentar su tamaño y sin que sea necesario agregar un caché L3.
   a) Sabiendo que el 75 % de los accesos a memoria se corresponden con accesos a instrucciones y el resto son accesos a datos, calcule el tiempo medio de acceso a memoria del sistema original.
   b) Calcule el tiempo medio de acceso a memoria del sistema con el caché L2 mejorado.
   c) A un integrante del equipo se le ocurre que, dado el caché L2 mejorado, sería posible reducir el tamaño de los cachés L1. Por ejemplo, para cachés de 4 KiB se obtiene una tasa de fallos del 8 % para instrucciones y del 19 % para datos, mientras que el tiempo de acierto se reduce a la mitad. Calcule el tiempo medio de acceso a memoria para el sistema con esta modificación propuesta.
   d) ¿Tiene sentido la modificación propuesta en el apartado anterior? Justifique su respuesta describiendo dos ventajas y/o desventajas de la propuesta, si las hubiere.

2) **30 Minutos - 50 Puntos (15, 15, 12, 8)** Se desea calcular el producto R de una matriz A de 1024 filas y 16 columnas con una matriz B de 16 filas y 1 columna. La matriz A está almacenada a partir de la dirección 0x10000000, y a continuación se encuentra el vector B. El resultado R se almacenará a partir de la dirección 0x10020000. La matriz A se encuentra organizada por filas, es decir los elementos de una misma fila están almacenados en direcciones consecutivas. Los elementos de todas las matrices son enteros de 4 bytes.
   La implementación de este cálculo se ejecutará en un procesador de 2 núcleos, cada uno con un caché de datos L1 de 256 KiB, asociativo por conjuntos de 4 vías con bloques de 256 Bytes. Estos cachés son de tipo snooping y utilizan el protocolo MSI visto en clase para asegurar la coherencia de los datos.
   a) Si un núcleo procesa las filas pares de A y el otro las impares, determine cuántos fallos de caché ocurrirán en total y clasifíquelos.
   b) Proponga una partición de datos que minimice los fallos de caché. Calcule la nueva cantidad de fallos de caché y clasifíquelos.
   c) Con la partición de datos propuesta en el apartado anterior, ¿cuántos núcleos debería tener el procesador para completar el cálculo en el menor tiempo posible?
   d) Con la configuración propuesta en el apartado anterior, ¿cuánto es la aceleración obtenida respecto a la versión que utiliza un solo núcleo?

Soluciones propuestas

1)
   a) AMAT = 3.02 T
   b) AMAT = 2.51 T
   c) AMAT = 2.29 T
   d) ...

2)
   a) Hay 1538 fallos en total, de los cuales 546 son inevitables y 992 por coherencia.
   b) Hay 274 fallos en total, todos inevitables.
   c) El tiempo mínimo de procesamiento se obtiene con 16 núcleos.
   d) Se obtiene una aceleración de 16 veces.